

Nazwa kwalifikacji: **Eksplatacja urządzeń elektronicznych**

Symbol kwalifikacji: **E.20**

Numer zadania: **01**

Wersja arkusza: **SG**

Wypełnia zdający

Miejsce na naklejkę z numerem
PESEL i z kodem ośrodka

Numer PESEL zdającego*

--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--	--

E.20-01-25.01-SG

Czas trwania egzaminu: **180 minut**

EGZAMIN POTWIERDZAJĄCY KWALIFIKACJE W ZAWODZIE

Rok 2025

CZĘŚĆ PRAKTYCZNA

**PODSTAWA PROGRAMOWA
2012**

Instrukcja dla zdającego

1. Na pierwszej stronie arkusza egzaminacyjnego wpisz w oznaczonym miejscu swój numer PESEL i naklej naklejkę z numerem PESEL i z kodem ośrodka.
2. Na KARCIE OCENY w oznaczonym miejscu przyklej naklejkę z numerem PESEL oraz wpisz:
 - swój numer PESEL*,
 - oznaczenie kwalifikacji,
 - numer zadania,
 - numer stanowiska.
3. Sprawdź, czy arkusz egzaminacyjny zawiera 9 stron i nie zawiera błędów. Ewentualny brak stron lub inne usterki zgłoś przez podniesienie ręki przewodniczącemu zespołu nadzorującego.
4. Zapoznaj się z treścią zadania oraz stanowiskiem egzaminacyjnym. Masz na to 10 minut. Czas ten nie jest wliczany do czasu trwania egzaminu.
5. Czas rozpoczęcia i zakończenia pracy zapisze w widocznym miejscu przewodniczący zespołu nadzorującego.
6. Wykonaj samodzielnie zadanie egzaminacyjne. Przestrzegaj zasad bezpieczeństwa i organizacji pracy.
7. Po zakończeniu wykonania zadania pozostaw arkusz egzaminacyjny z rezultatami oraz KARTĘ OCENY na swoim stanowisku lub w miejscu wskazanym przez przewodniczącego zespołu nadzorującego.
8. Po uzyskaniu zgody zespołu nadzorującego możesz opuścić salę/miejsce przeprowadzania egzaminu.

Powodzenia!

* w przypadku braku numeru PESEL – seria i numer paszportu lub innego dokumentu potwierdzającego tożsamość

Zadanie egzaminacyjne

Lampa oświetlająca pomieszczenie, składająca się z dwóch niezależnych punktów świetlnych jest sterowana za pomocą sekwencyjnego włącznika oświetlenia (w skrócie SWO). SWO jest wyposażony wyłącznie w jeden przycisk zwierny, za pomocą którego możliwy jest wybór jednej z trzech kombinacji działania poszczególnych punktów świetlnych (tzw. tryb pracy). W trybie pracy nr 1 (stan spoczynkowy) nie działa żaden punkt świetlny (oświetlenie wyłączone). W trybie pracy nr 2 działa jeden punkt świetlny. W trybie pracy nr 3 działają dwa punkty świetlne jednocześnie. Włączenie zasilania poszczególnych punktów świetlnych jest realizowane za pomocą zestyków zwiernych dwóch przełączników PK1 i PK2, przy czym pojedynczy punkt świetlny jest sterowany zestykami zwiernymi wyłącznie jednego przełącznika.

Schemat zadziałania przełączników w kolejnych trybach pracy prawidłowo działającego układu SWO zilustrowano w tabeli 1.

Tabela 1. Schemat zadziałania przełączników PK1, PK2 prawidłowo działającego układu SWO

Nr trybu pracy	Czy przełącznik jest załączony?	
	PK1	PK2
1	NIE	NIE
2	TAK	NIE
3	TAK	TAK

Zakładamy, że z chwilą włączenia napięcia zasilającego, układ SWO rozpoczyna działanie w trybie pracy nr 1, natomiast po każdorazowym naciśnięciu przycisku zwiernego monostabilnego układ SWO przechodzi do kolejnego trybu pracy w następującej sekwencji: 1, 2, 3, 1, 2, 3, 1, 2..., itd.

Schemat ideowy układu SWO przedstawiono na rysunku 1, a szczegółową zasadę działania tego układu opisano w dalszej części arkusza egzaminacyjnego.

Przedstawiony układ SWO uległ uszkodzeniu, w wyniku którego przełączniki PK1 i PK2 działają w nieprawidłowy sposób, tzn.:

1. Przełącznik PK1 nie załącza się w żadnym trybie pracy.
2. Przełącznik PK2 jest rozłączony w trybie pracy nr 1, ale załącza się w trybie pracy nr 2 i pomimo dalszego wielokrotnego naciskania przycisku zwiernego, pozostaje załączony w sposób trwały. Jedynym sposobem rozłączenia tego przełącznika jest odłączenie napięcia zasilającego. Po ponownym załączeniu zasilania objawy są identyczne.

Wykonano badania testowe uszkodzonego układu SWO poprzez:

1. Pomiary przebiegów czasowych w bloku cyfrowym układu SWO (elementy B1, U1, U2) we wszystkich trybach pracy za pomocą analizatora poziomów logicznych. Wyniki pomiarów przedstawione są na rysunku 2.
2. Pomiary wartości napięć w bloku analogowym układu SWO dla dwóch układów sterujących cewkami przełączników (elementy R1, R2, T1, T2, D1, D2) pracujących w stanie pasywnym i aktywnym. W tym celu blok analogowy został odłączony od bloku cyfrowego w punktach pomiarowych A i B zaznaczonych na rysunku 1. Przy testowaniu tego bloku użyto sygnałów cyfrowych z zewnętrznego generatora poziomów logicznych dołączonego do punktów A i B. Wyniki pomiarów podane są w tabeli 2.
3. Pomiary napięć na złączach p-n diod D1, D2 oraz tranzystorów T1, T2 (tzw. test diody) dla elementów wymontowanych z układu SWO. Wyniki pomiarów podane są w tabeli 3.

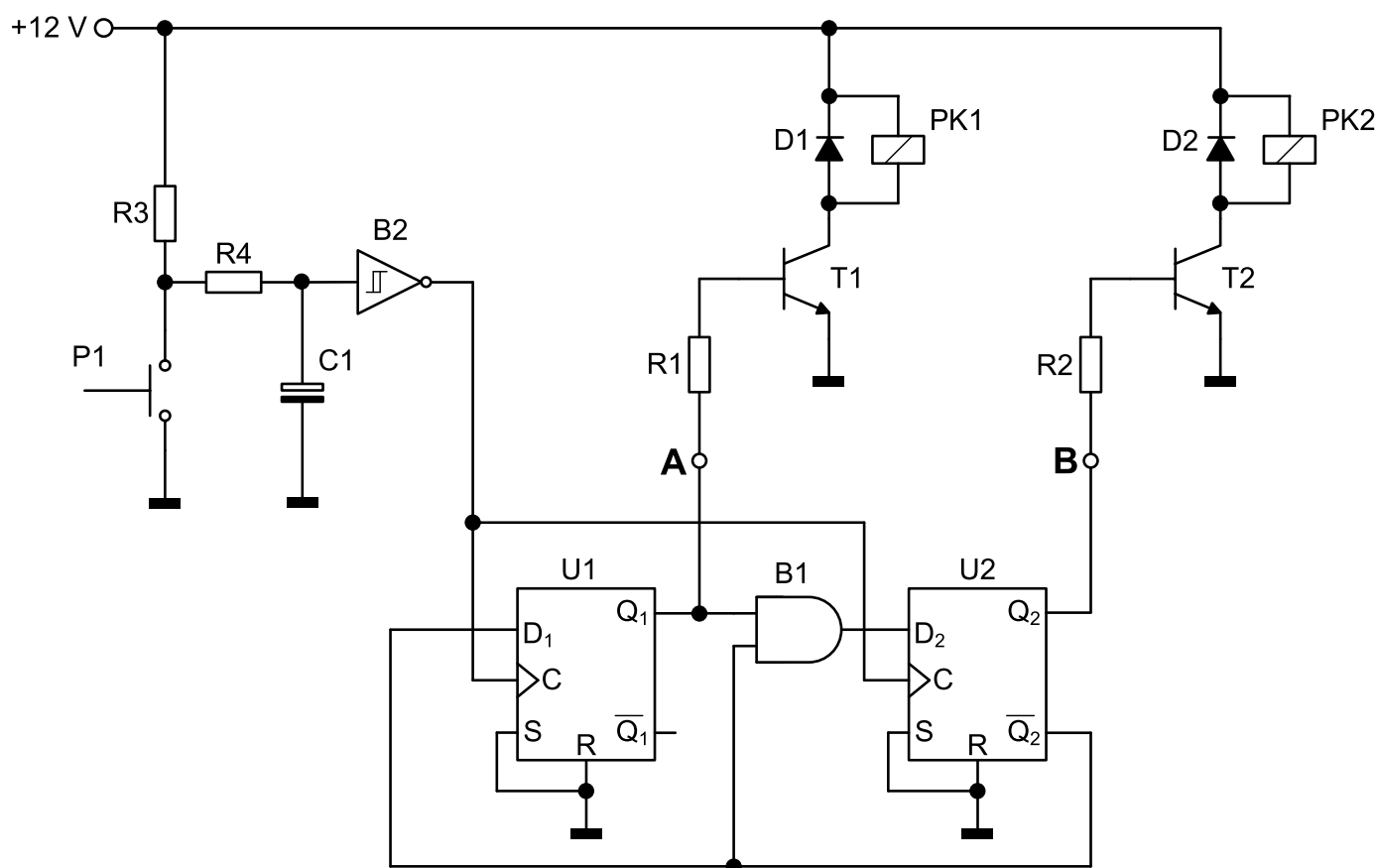
Znajdź usterkę oraz wskaż sposób jej usunięcia w układzie SWO jeżeli wiadomo, że elementy: PK1, PK2, P1, C1, R3, R4, B2 są sprawne.

W celu naprawy usterki wykorzystaj elementy elektroniczne dostępne na stanowisku badawczo-pomiarowym. Zadanie rozwiąż wypełniając KARTĘ BADANIA UKŁADU SEKWENCYJNEGO WŁĄCZNIKA OŚWIETLENIA.

Czas przeznaczony na wykonanie zadania wynosi 180 minut.

Ocenie podlegać będą 6 rezultatów:

- wykaz aparatury niezbędnej do wykonania pomiarów – tabela 4.,
- ocena zgodności wyników pomiarów poziomów logicznych bramki B1 w bloku cyfrowym układu SWO ze stanami logicznymi sprawnej bramki AND – tabela 5.,
- ocena zgodności wyników pomiarów poziomów logicznych przerzutników U1, U2 w bloku cyfrowym układu SWO ze stanami logicznymi sprawnego przerzutnika typu D – tabela 6.,
- ocena zgodności wyników pomiarów napięć w bloku analogowym układu SWO z wynikami przewidywanymi dla układu działającego poprawnie – tabela 7. oraz ocena zgodności wyników pomiarów napięć na złączach p-n diod D1, D2 i tranzystorów T1, T2 z wynikami przewidywanymi dla układu działającego poprawnie – tabela 8.,
- ocena sprawności wybranych elementów wchodzących w skład układu SWO – tabela 9.,
- wybór elementów przeznaczonych do wymiany w celu naprawy usterki układu SWO – tabela 10.



Rys. 1. Schemat ideowy sekwencyjnego włącznika oświetlenia (SWO)

Wykaz elementów użytych do budowy układu SWO

R1, R2, R3: rezystor 10 k Ω /0,125 W

R4: rezystor 100 Ω /0,125 W

C1: kondensator elektrolityczny 10 μ F/25 V

D1, D2: dioda 1N4148

T1, T2: tranzystor BC547C

B1: układ scalony CD4081BP (1 szt.)

B2: układ scalony CD40106BP (1 szt.)

U1, U2: układ scalony CD4013BP (1 szt.)

PK1, PK2: przekaźnik AZ6963 SPST-NO

P1: przycisk zwierny monostabilny

Uwaga! Układy scalone CD4013BP, CD4081BP oraz CD40106BP wykonane są w technologii CMOS. Układ scalony CD4013BP zawiera w swej strukturze dwa przerzutniki typu D. Układ scalony CD4081BP zawiera w swej strukturze cztery bramki logiczne AND. Układ scalony CD40106BP zawiera w swej strukturze sześć bramek logicznych NOT typu Schmitta.

Opis zasady działania układu sekwencyjnego włącznika oświetlenia

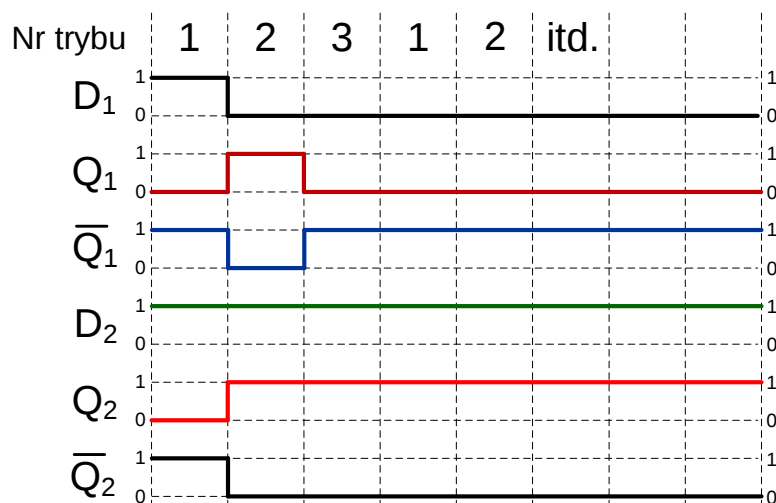
Układ składa się z trzech zasadniczych części:

1. generatora sygnału sterującego wyzwalanego ręcznie (elementy B2, P1, R3, R4, C1),
2. bloku cyfrowego (elementy U1, U2, B1),
3. bloku analogowego (elementy R1, R2, T1, T2, D1, D2, PK1, PK2).

Funkcją generatora sygnału sterującego jest formowanie impulsu prostokątnego sterującego wejścia zegarowe przerzutników U1 i U2. Elementy B2, R3, R4, C1 tworzą układ przerzutnika Schmitta, którego zadaniem jest wytworzenie pojedynczego impulsu prostokątnego w chwili naciśnięcia przycisku monostabilnego P1 i jednocześnie eliminowanie niepożądanych wielokrotnych krótkotrwałych impulsów powstałych na skutek drgania styków przycisku P1.

Funkcją bloku cyfrowego jest wytworzenie ściśle określonej sekwencji (kolejności) załączania przekaźników PK1, PK2 (patrz Tabela 1.). W rozważanym bloku zastosowano odpowiednio połączoną sieć przerzutników typu D (układy U1, U2) oraz bramkę logiczną AND (układ B1). Zasada działania każdego przerzutnika typu D polega na tym, że w chwili podania na jego wejście C zbocza narastającego impulsu zegarowego przenosi on poziom logiczny z wejścia D na wyjście Q. Natomiast na jego wyjściu $\bar{Q}$ zawsze występuje poziom logiczny przeciwny do poziomu logicznego występującego na wyjściu Q. Z kolei w przypadku bramki logicznej AND (iloczyn logiczny), wysoki poziom logiczny na jej wyjściu występuje wyłącznie, gdy na obu jej wejściach znajdują się wysokie poziomy logiczne. Przedstawiona na rysunku 1 sieć połączeń przerzutników i bramek sprawia, że w chwili włączenia napięcia zasilającego na wyjściach wszystkich przerzutników występuje niski poziom logiczny (poziom L). Układ pracuje wtedy w trybie pracy nr 1. Przejście do kolejnego trybu pracy odbywa się po naciśnięciu przycisku monostabilnego P1, co powoduje wygenerowanie pojedynczego impulsu zegarowego sterującego wejścia zegarowe jednocześnie wszystkich przerzutników. Wartości poziomów logicznych występujących na wyjściach Q, $\bar{Q}$ oraz wejściach D wszystkich przerzutników dla kolejnych trybów pracy wynikają z opisanych powyżej zasad działania przerzutnika typu D oraz bramki logicznej AND.

Funkcją bloku analogowego jest sterowanie załączaniem cewek przekaźników PK1, PK2 w zależności od wartości poziomów logicznych występujących na wyjściach Q₁, Q₂ i $\bar{Q}_2$ przerzutników D. Z uwagi na to, że blok analogowy zawiera dwa identyczne układy sterujące, opisano zasadę działania przykładowego układu sterującego z tranzystorem T1. W przypadku, gdy na wyjściu Q₁ przerzutnika U1 występuje poziom L, co odpowiada wartości napięcia bliskiej zeru, tranzystor T1 jest zatkany i przez cewkę PK1 nie płynie prąd. Układ sterujący z elementami R1, T1, D1, PK1 znajduje się **w stanie pasywnym**. Natomiast w przypadku, gdy na wyjściu Q₁ występuje poziom H (napięcie o wartości bliskiej wartości napięcia zasilania), tranzystor T1 przewodzi, co powoduje przepływ prądu przez cewkę przekaźnika PK1. Układ sterujący pracuje wtedy **w stanie aktywnym**. Zadaniem rezystora R1 jest ograniczenie prądu bazy tranzystora T1, natomiast funkcją diody D1 jest zabezpieczenie tranzystora T1 przed jego uszkodzeniem na skutek napięć indukowanych na cewce przekaźnika w trakcie przełączania.



Rys. 2. Przebiegi czasowe w bloku cyfrowym uszkodzonego układu SWO

Tabela 2. Wyniki pomiarów wartości napięć w bloku analogowym uszkodzonego układu SWO			
UWAGA! Pomiary napięć w punktach pomiarowych wykonano względem masy			
Lp.	Punkt pomiarowy	Wartość napięcia	
		Układy sterujące w stanie pasywnym (na wejścia A, B podane są zera logiczne)	Układy sterujące w stanie aktywnym (na wejścia A, B podane są jedynki logiczne)
1	Baza tranzystora T1	0,05 V	11,92 V
2	Kolektor tranzystora T1	12,11 V	12,11 V
3	Baza tranzystora T2	0,06 V	0,719 V
4	Kolektor tranzystora T2	12,11 V	0,101 V

Tabela 3. Wyniki pomiarów napięć na złączach p-n diod D1, D2 oraz tranzystorów T1, T2			
UWAGA! Pomiary napięć wykonano dla elementów wymontowanych z układu SWO			
Lp.	Nazwa złącza	Wartość napięcia	
		Kierunek przewodzenia	Kierunek zaporowy
1	Anoda-katoda diody D1	∞ (przekroczenie zakresu)	∞ (przekroczenie zakresu)
2	Anoda-katoda diody D2	0,5612 V	∞ (przekroczenie zakresu)
3	Baza-emiter tranzystora T1	∞ (przekroczenie zakresu)	∞ (przekroczenie zakresu)
4	Baza-kolektor tranzystora T1	∞ (przekroczenie zakresu)	∞ (przekroczenie zakresu)
5	Baza-emiter tranzystora T2	0,7073 V	∞ (przekroczenie zakresu)
6	Baza-kolektor tranzystora T2	0,7012 V	∞ (przekroczenie zakresu)

Wykaz elementów elektronicznych dostępnych na stanowisku badawczo-pomiarowym przeznaczonych do usunięcia usterki:

- układ scalony CD4013BP – 5 szt.,
- układ scalony CD4081BP – 5 szt.,
- układ scalony CD40106BP – 5 szt.,
- tranzystor BC547C – 5 szt.,
- dioda 1N4148 – 5 szt.

KARTA BADANIA UKŁADU SEKWENCYJNEGO WŁĄCZNIKA OŚWIETLENIA

Tabela 4. Wykaz aparatury niezbędnej do wykonania pomiarów

Lp.	Aparatura/przyrządy pomiarowe	Mierzona wielkość/wykonywana funkcja	Liczba
1			
2			
3			
4			
5			

Tabela 5. Ocena zgodności wyników pomiarów poziomów logicznych bramki B1 w bloku cyfrowym układu SWO ze stanami logicznymi sprawnej bramki AND

Nr trybu pracy	Poziomy logiczne (L/H) bramki B1				Wniosek wpisz zgodny lub niezgodny
	Stany logiczne na wejściach bramki B1 w układzie SWO odczytane z Rys. 2.		Wyjście		
			Stan logiczny odczytany z Rys. 2.	Stan logiczny wynikający z zasady działania bramki	
	Q ₁	Q ₂	D ₂	D ₂	
1	L	H			
2	H	L			
3	L	L			

Tabela 6. Ocena zgodności wyników pomiarów poziomów logicznych przerzutników U1, U2 w bloku cyfrowym układu SWO ze stanami logicznymi sprawnego przerzutnika typu D

	Poziomy logiczne (L/H) przerzutnika U1						Wniosek wpisz zgodny lub niezgodny
	Stany logiczne na wejściu i wyjściach przerzutnika U1 w układzie SWO odczytane z Rys. 2.			Stany logiczne wynikające z zasady działania przerzutnika			
	D ₁	Q ₁	$\overline{Q_1}$	D ₁	Q ₁	$\overline{Q_1}$	
Moment załączenia zasilania	L	L	H	L	L	H	
Tryb pracy nr 1	H	L	H	H			
Tryb pracy nr 2	L	H	L	L			
Tryb pracy nr 3	L	L	H	L			
	Poziomy logiczne (L/H) przerzutnika U2						Wniosek wpisz zgodny lub niezgodny
	Stany logiczne na wejściu i wyjściach przerzutnika U2 w układzie SWO odczytane z Rys. 2.			Stany logiczne wynikające z zasady działania przerzutnika			
	D ₂	Q ₂	$\overline{Q_2}$	D ₂	Q ₂	$\overline{Q_2}$	
Moment załączenia zasilania	L	L	H	L	L	H	
Tryb pracy nr 1	H	L	H	H			
Tryb pracy nr 2	H	H	L	H			
Tryb pracy nr 3	H	H	L	H			
Uwaga! Stan początkowy obu przerzutników ($Q_1 = Q_2 = L$) przy załączeniu zasilania oraz w trybie pracy nr 1 zdeterminowany jest ich układem konfiguracyjnym, w którym R(Reset) = S(Set) = L (patrz Rys. 2. oraz opis zasady działania).							

Tabela 7. Ocena zgodności wyników pomiarów napięć w bloku analogowym układu SWO z wynikami przewidywanymi dla układu działającego poprawnie				
Lp.	Punkt pomiarowy	Wartość napięcia		Wniosek wpisz zgodny lub niezgodny
		Układ w stanie pasywnym	Układ w stanie aktywnym	
1	Baza tranzystora T1	0,05 V	11,92 V	
2	Kolektor tranzystora T1	12,11 V	12,11 V	
3	Baza tranzystora T2	0,06 V	0,719 V	
4	Kolektor tranzystora T2	12,11 V	0,101 V	

Tabela 8. Ocena zgodności wyników pomiarów napięć na złączach p-n diod D1, D2 oraz tranzystorów T1, T2 z wynikami przewidywanymi dla układu działającego poprawnie				
Lp.	Nazwa złącza	Wartość napięcia		Wniosek wpisz zgodny lub niezgodny
		Kierunek przewodzenia	Kierunek zaporowy	
1	Anoda-katoda diody D1	∞	∞	
2	Anoda-katoda diody D2	0,5612 V	∞	
3	Baza-emiter tranzystora T1	∞	∞	
4	Baza-kolektor tranzystora T1	∞	∞	
5	Baza-emiter tranzystora T2	0,7073 V	∞	
6	Baza-kolektor tranzystora T2	0,7012 V	∞	

Uwaga! ∞ – oznacza przekroczenie maksymalnego zakresu poziomu

Tabela 9. Ocena sprawności wybranych elementów wchodzących w skład układu SWO			
Lp.	Typ elementu	Nazwa i oznaczenie elementu	Wniosek wpisz sprawny lub niesprawny
1.	CD4081BP	Bramka B1	
2.	CD4013BP	Układ przerzutnika U1	
3.	CD4013BP	Układ przerzutnika U2	
4.	BC547C	Tranzystor T1	
5.	BC547C	Tranzystor T2	
6.	1N4148	Dioda D1	
7.	1N4148	Dioda D2	

Tabela 10. Wybór elementów przeznaczonych do wymiany w celu naprawy usterki układu SWO		
Element przeznaczony do wymiany		Element zastępczy
Nazwa i oznaczenie elementu	Typ elementu	Typ elementu